



# 能源擷取控制系統與晶片設計探討

## ■ 課程簡介

本課程主要分為兩個單元，單元 1 首先針對 DC 直流類型的光電以及熱電產生器與 AC 交流類型的壓電及無線獵能器做電性特性介紹以及各獵能器使用的挑戰，再針對 DC 獵能器進行更深入的探討，從一開始的裝置情境應用至系統規格設計，針對系統實作的問題與關鍵點一一做說明，最後針對 EH 獵能電源系統實作進行論述，包含獵能器、電池與超電容實測數據與特性說明。

單元 2 則以高功率 EH 獵能系統為背景，先針對 OCV 與 P&O MPPT 演算法設計說明，再透過 Verilog system modeling 技巧設計全系統功能，實現數位控制。再論述功率級驅控電路設計要點，涵蓋 duty generator、gate driver 至 power stage 電路，最後將數位類比電路整合，透過既有的 Verilog system model 漸進式替換 real circuit 或 Verilog-A model 進行 AMS 全系統及晶片加速模擬探討，詳述整個 EH 晶片系統的設計要點。

## ■ 課程特色

從獵能器特性探討到系統設計實例，再從系統角度進行晶片設計，全方面進行獵能系統與晶片技術剖析。

## ■ 課程目標

1. 介紹常見獵能器的電氣特性、使用方式以及運用挑戰
2. 介紹獵能系統的最大功率點追蹤之技術重點與設計挑戰
3. 說明高性能獵能系統的技術重點
4. 透過系統實作經驗以及數據分享，點出設計獵能系統要點
5. 介紹以 Verilog modeling 快速建構 EH 系統方法
6. 實作數位控制 OCV 與 P&O MPPT 演算法
7. 分析功率級驅控電路設計要點
8. 分享全晶片整合設計與模擬技巧



## ■ 適合對象

1. 電源管理系統與晶片設計背景
2. 能源擷取控制系統與晶片設計背景
3. 對能源擷取控制有高度興趣者

## ■ 課程先備知識/技術條件

參加單元 1 的學員建議先需具備：

- 1、 Energy Harvesting 基礎技術
- 2、 系統電路設計概念

參加單元 2 的學員建議先具備：

- 1、 Energy Harvesting 系統概念
- 2、 RTL、SPICE 撰寫之經驗
- 3、 AMS 模擬經驗
- 4、 Power Management 電路設計經驗

(參加單元 2 的學員建議先修過單元 1 EH 獵能系統應用設計實戰或是具備 EH 獵能或 PM 電源管理系統設計相關經驗為佳)

## ■ 課程大綱

日期	名稱	課程名稱	時數	講師
12/13(三)~ 12/15(五)	單元 1: EH 獵能系統 應用設計實戰	獵能器的特性、Power Management、Energy Harvesting 系統性能概論	6	黃昭仁
		Energy Harvesting Efficiency (Power, Energy, Tracking), Battery 與 Super Capacitor 系統搭配應用情境設計	6	黃昭仁
		Energy Harvesting 系統情境設計實例與系統能耗分析	6	游佩珊



12/20(三)~ 12/22(五)	單元 2: EH 晶片設計 實戰	以純數位 Modeling 模擬，快速 建立 EH System 系統驗證與數 位邏輯電路設計	6	朱芳志
		論述功率級驅控電路設計要 點，涵蓋 Duty Generator、Gate Driver 與 Discrete Power Stage 設計要點	6	陳銘斌
		將 EH System 系統晶片化，透 過 modeling 與 AMS 模擬技 巧，實現快速系統模擬驗證	6	劉昌政

■ 講師簡介：

<u>黃昭仁</u>	<ul style="list-style-type: none"> <li>➤ 學歷：國立交通大學 電控所 博士</li> <li>➤ 專長：混合訊號電路、電源與能源管理、微控制器與系統及程式設計</li> </ul>
<u>游佩珊</u>	<ul style="list-style-type: none"> <li>➤ 學歷：中原大學電子工程研究所 碩士</li> <li>➤ 專長：獵能管理系統、電路板設計、軟硬體介面</li> </ul>
<u>朱芳志</u>	<ul style="list-style-type: none"> <li>➤ 學歷：國立聯合大學 電機工程學系 碩士</li> <li>➤ 專長：電源系統模型設計、數位邏輯設計、FPGA 系統驗證、自動化電路布局</li> </ul>
<u>陳銘斌</u>	<ul style="list-style-type: none"> <li>➤ 學歷：國立清華大學 電機所 博士</li> <li>➤ 專長：鎖相迴路、靜態隨機存取記憶體、開極驅動電路、人工智慧學習</li> </ul>
<u>劉昌政</u>	<ul style="list-style-type: none"> <li>➤ 學歷：國立臺北科技大學 電機工程系 碩士</li> <li>➤ 專長：系統級晶片之混合訊號電路模擬驗證、類比電路設計</li> </ul>



■ 舉辦日期：

單元 1：106/12/13(三) ~ 12/15(五) 09:30 ~ 16:30 (共 18hrs)；

單元 1(18hr)	原價	開課 10 天前或同一公司二人 (含)以上報名
非會員	每人 11,000 元	每人 10,000 元
會員	每人 9,900 元 勤學點數(1100 點)折抵	每人 9,000 元 勤學點數(900 點)折抵

單元 2：106/12/20(三) ~ 12/22(五) 09:30 ~ 16:30 (共 18hrs)

單元 2(18hr)	原價	開課 10 天前或同一公司二人 (含)以上報名
非會員	每人 11,000 元	每人 10,000 元
會員	每人 9,900 元 勤學點數(1100 點)折抵	每人 9,000 元 勤學點數(900 點)折抵